



ELECTRÓNICA DIGITAL

Circuitos Lógicos Combinacionales:

El Comparador

El Generador/Comprobador de Paridad

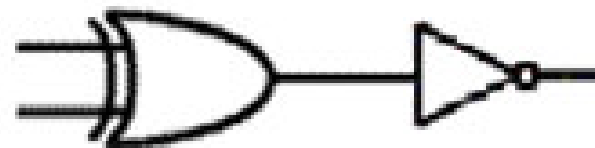
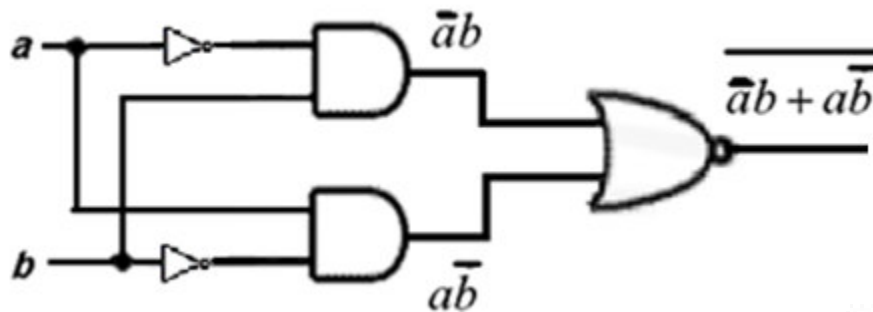
**Multiplexor y Demultiplexor. Diodo. Codificador,
ROM, PROM, PLA, PAL. Triodo, Transistor.**

COMPARADOR DIGITAL DE UN BIT

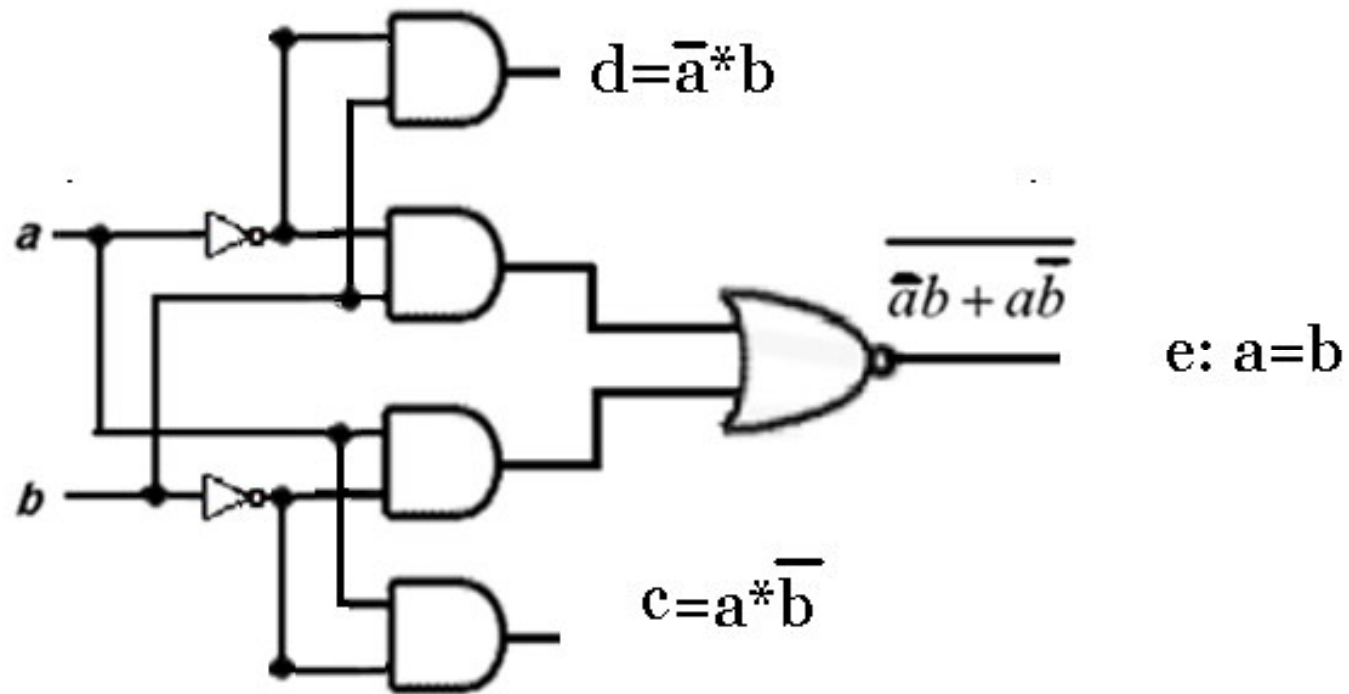
a	b	\bar{a}	\bar{b}	$c = a * \bar{b}$	$d = \bar{a} * b$	$[(\bar{a} * b) + (a * \bar{b})]$	$\overline{[(\bar{a} * b) + (a * \bar{b})]}$
0	0	1	1	0	0	0	1
0	1	1	0	0	1	1	0
1	0	0	1	1	0	1	0
1	1	0	0	0	0	0	1

a > b

a < b



COMPARADOR DE UN BIT CON PUERTA ANDORI



- C: $a > b$
- E: $a = b$
- D: $a < b$



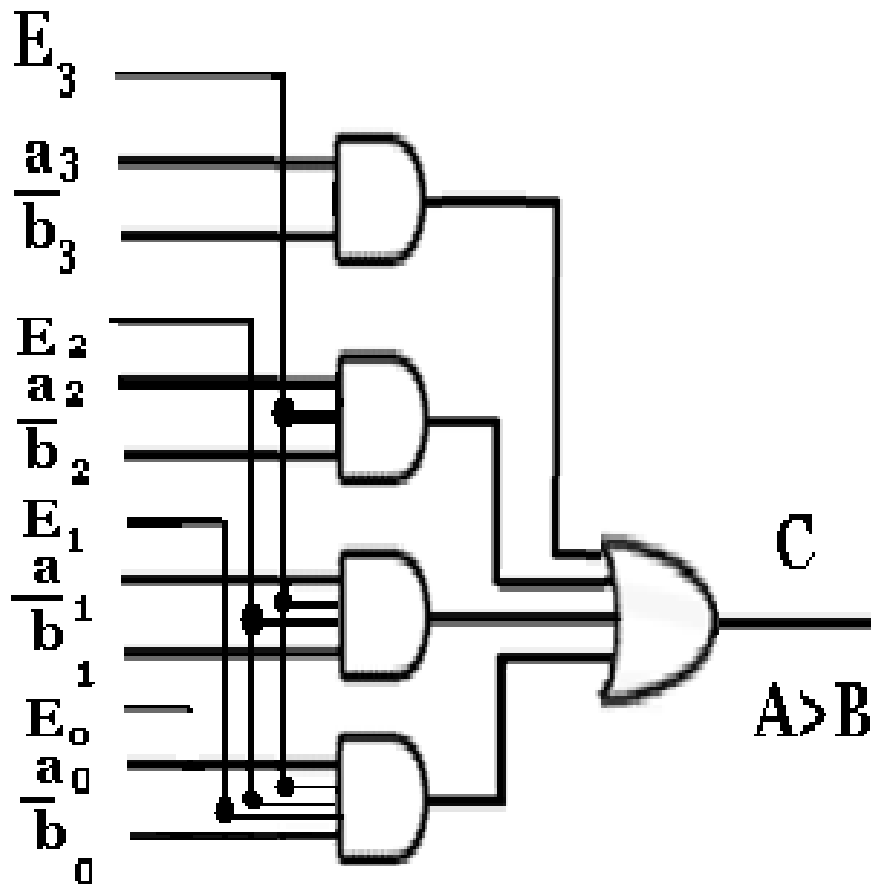
COMPARADOR DE CUATRO BITS

- $A = a_3 a_2 a_1 a_0$
- $B = b_3 b_2 b_1 b_0$
- $A = B$ sólo si $a_3 = b_3 \wedge a_2 = b_2 \wedge a_1 = b_1 \wedge a_0 = b_0$
- O sea $E = E_3 * E_2 * E_1 * E_0$
- $A > B$ si $a_3 > b_3$ ○
- si $a_3 = b_3 \wedge a_2 > b_2$ ○
- si $a_3 = b_3 \wedge a_2 = b_2 \wedge a_1 > b_1$ ○
- si $a_3 = b_3 \wedge a_2 = b_2 \wedge a_1 = b_1 \wedge a_0 > b_0$
- O sea $C = C_3 + E_3 * C_2 + E_3 * E_2 * C_1 + E_3 * E_2 * E_1 * C_0$



A > B LO OBTENGO CON

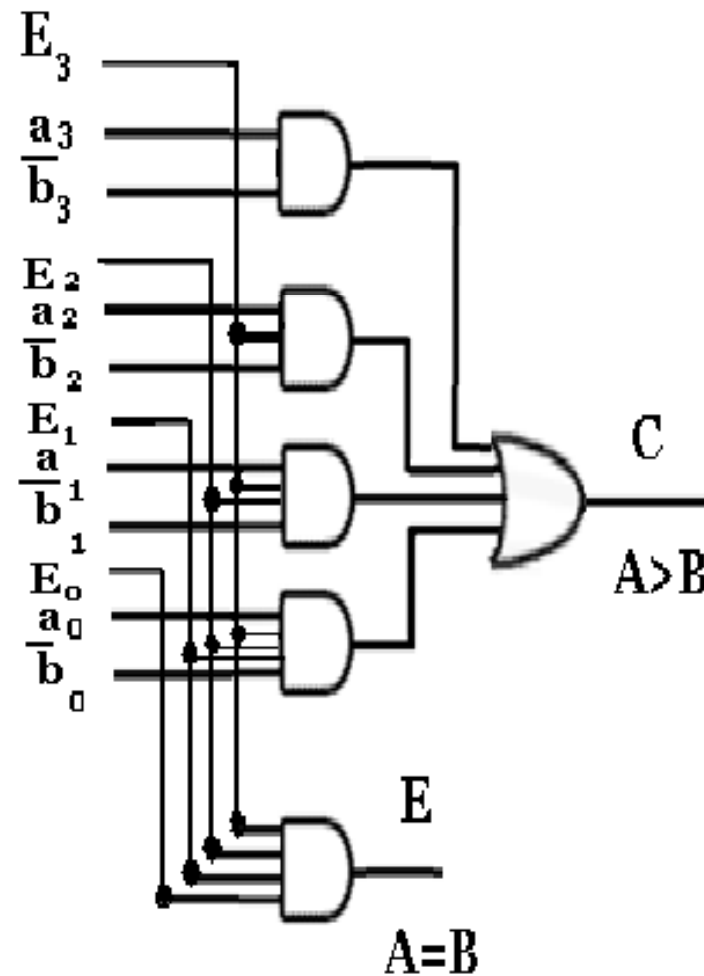
$$C = C_3 + E_3 * C_3 + E_3 * E_2 * C_2 + E_3 * E_2 * C_1 + E_3 * E_2 * E_1 * C_0$$



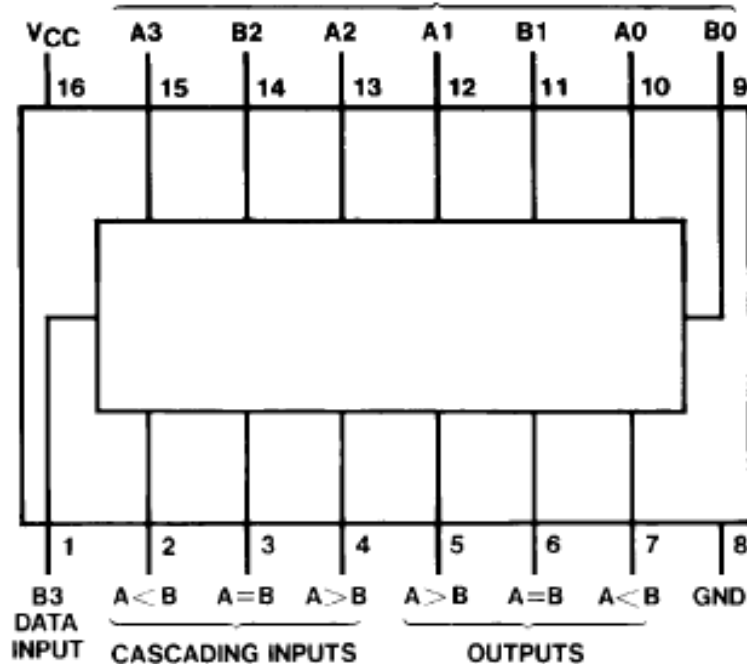
- Para hacer un comparador completo necesito tener la salida de la igualdad.



EL COMPARADOR COMPLETO CON EL IGUAL TENDRÍA LA FORMA



COMPARADOR BINARIO DE CUATRO BIT

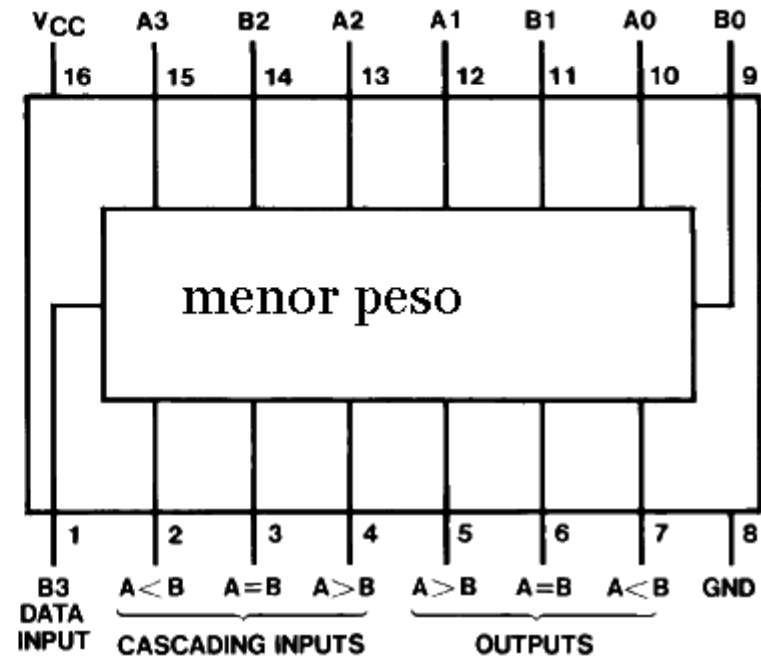
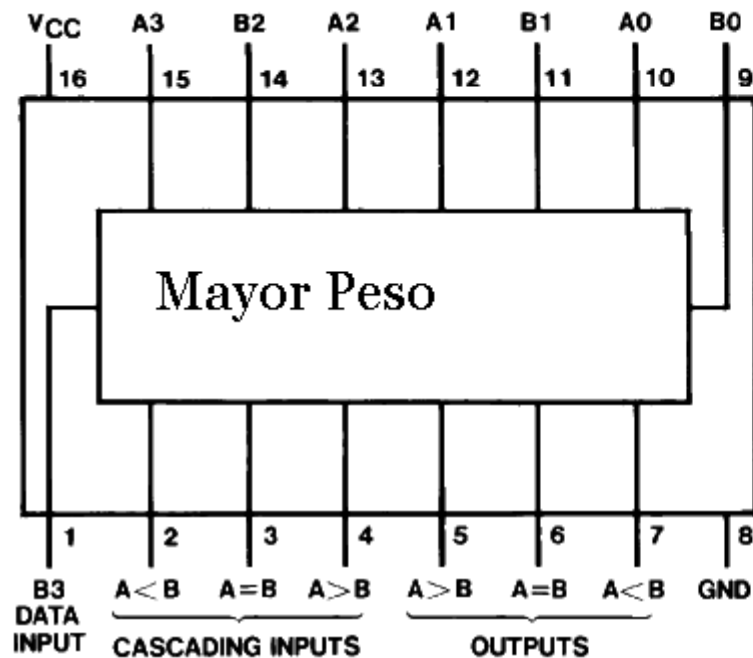


Order Number 54LS85DMQB,
54LS85FMQB, 54LS85LMQB,
DM54LS85J, DM54LS85W,
DM74LS85M or DM74LS85N
See NS Package Number E20A,
J16A, M16A, N16E or W16A

- 54LS85/DM54LS85/DM74LS85
- De National Semiconductor
- En realidad viene preparado para acoplarlo con otros para hacer comparaciones de mas de cuatro bits

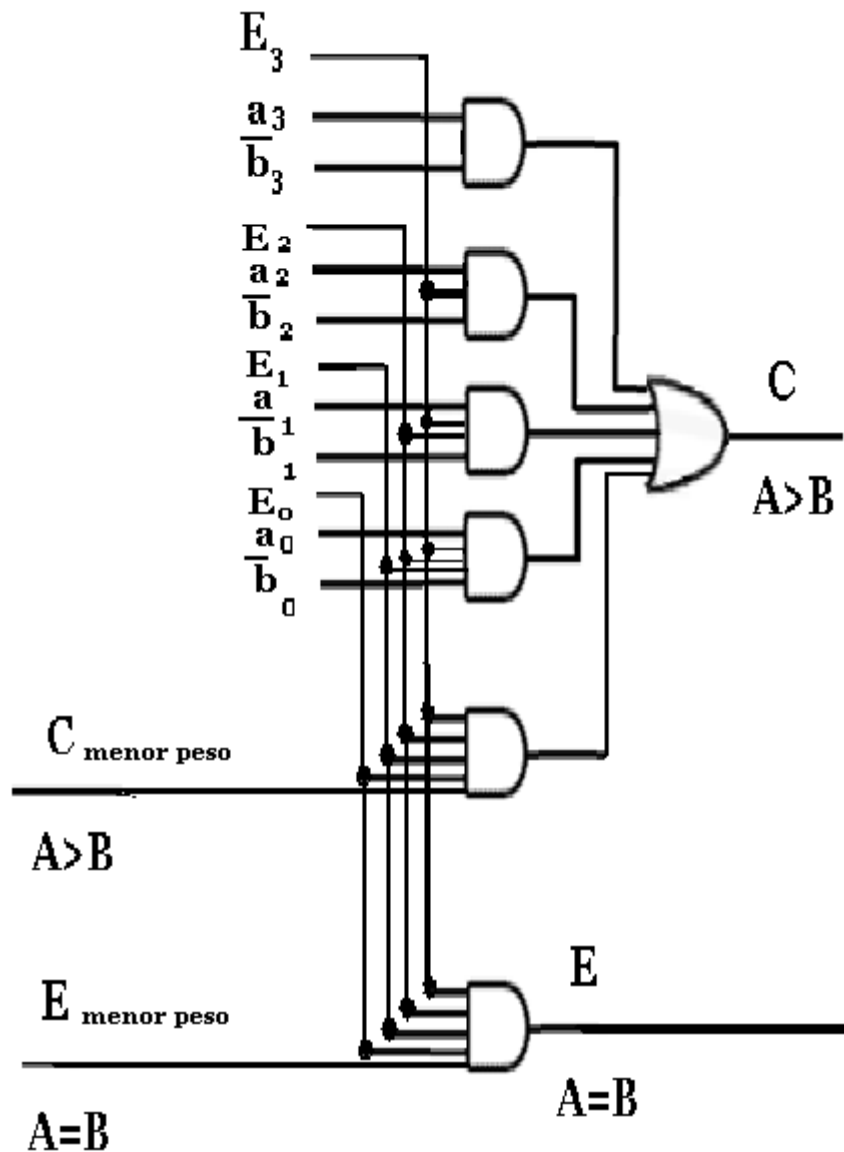


PARA COMPARAR UN NÚMERO DE OCHO BIT



- El criterio es que para saber si un número es mayor que otro alcanza con saber si el bit de mayor peso lo es

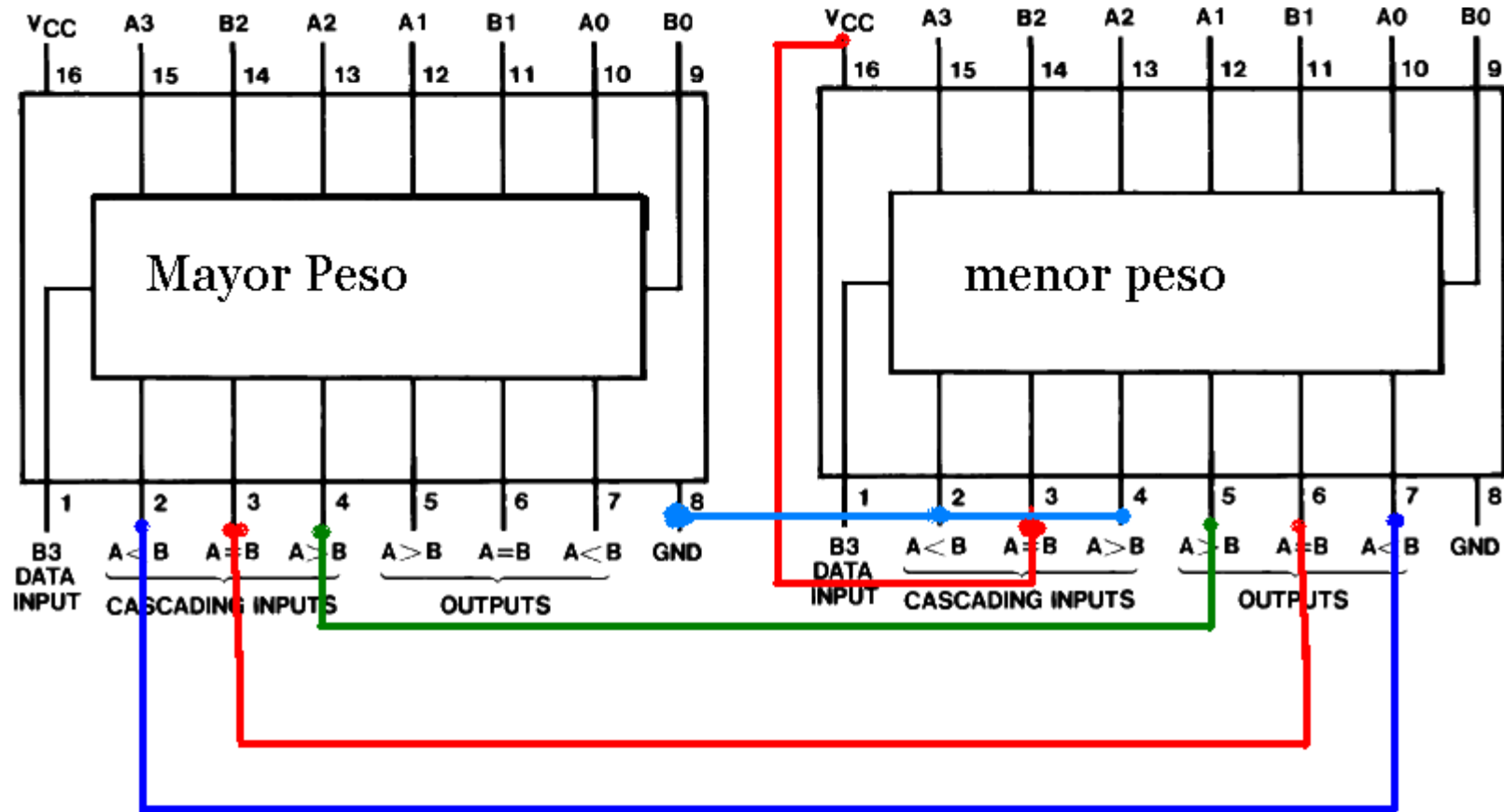
COMPARADOR DE MAS DE CUATRO BITS



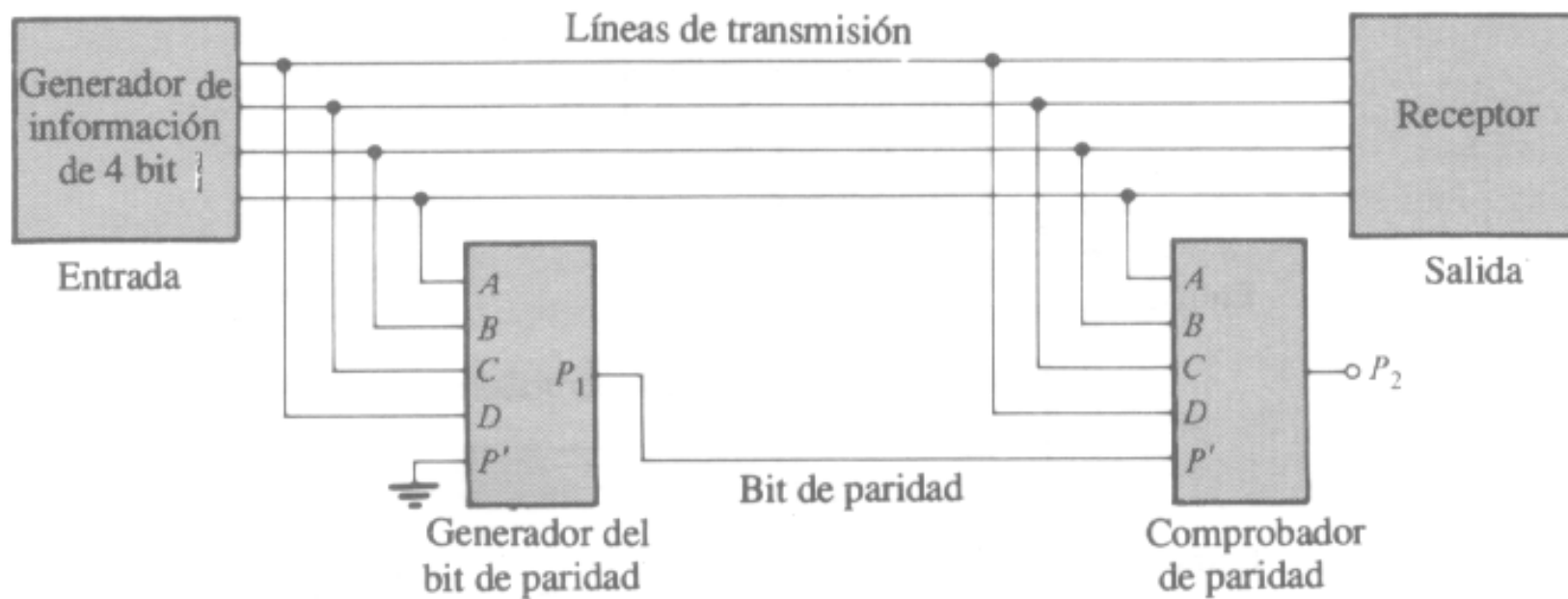
- Se pone un chip comparador de los cuatro bits de menor peso, como entrada del comparador de cuatro bits de mayor



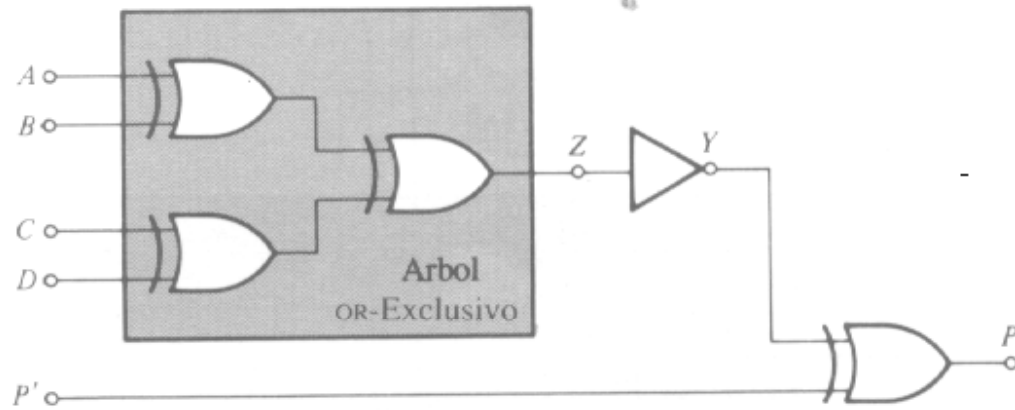
QUEDA ENTONCES



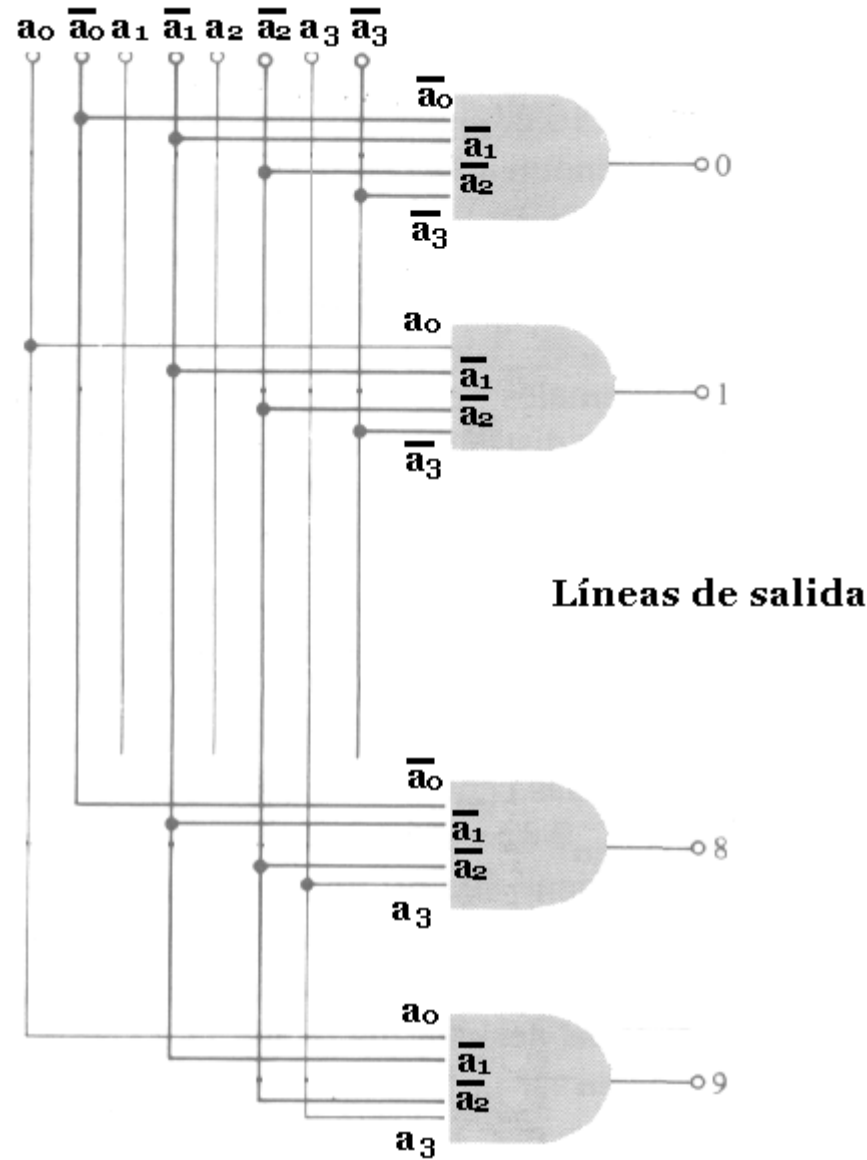
GENERADOR Y COMPROBADOR DE PARIDAD EN LÍNEAS DE TRANSMISIÓN



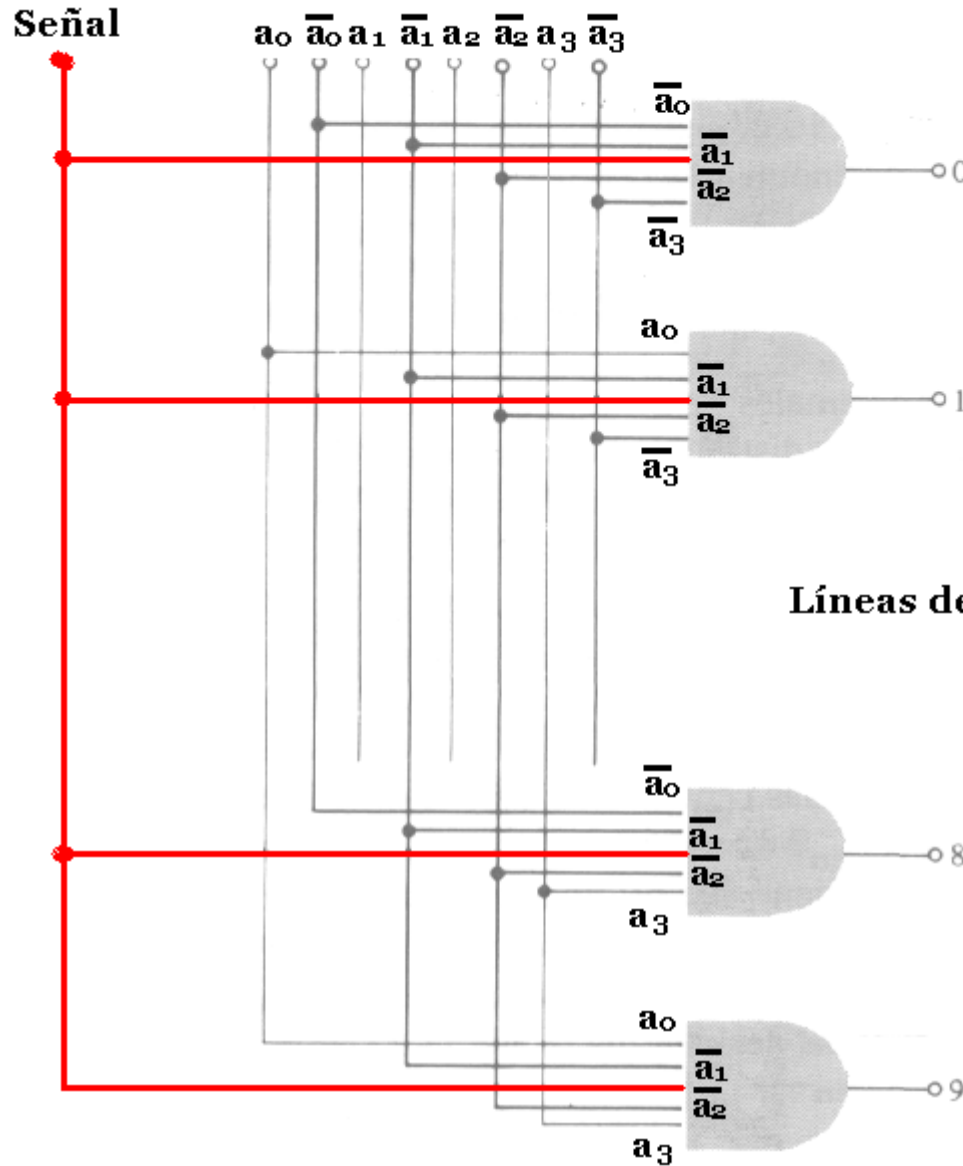
DISPOSITIVO GENERADOR Y COMPROBADOR



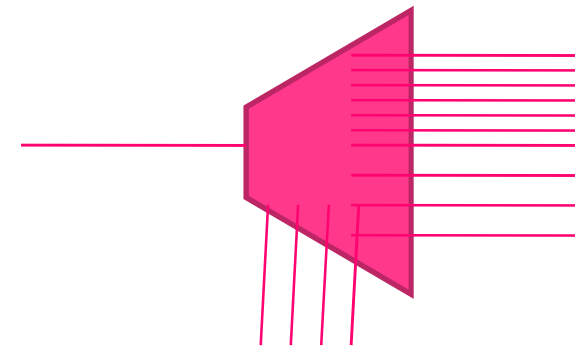
DECODIFICADOR BINARIO A DECIMAL



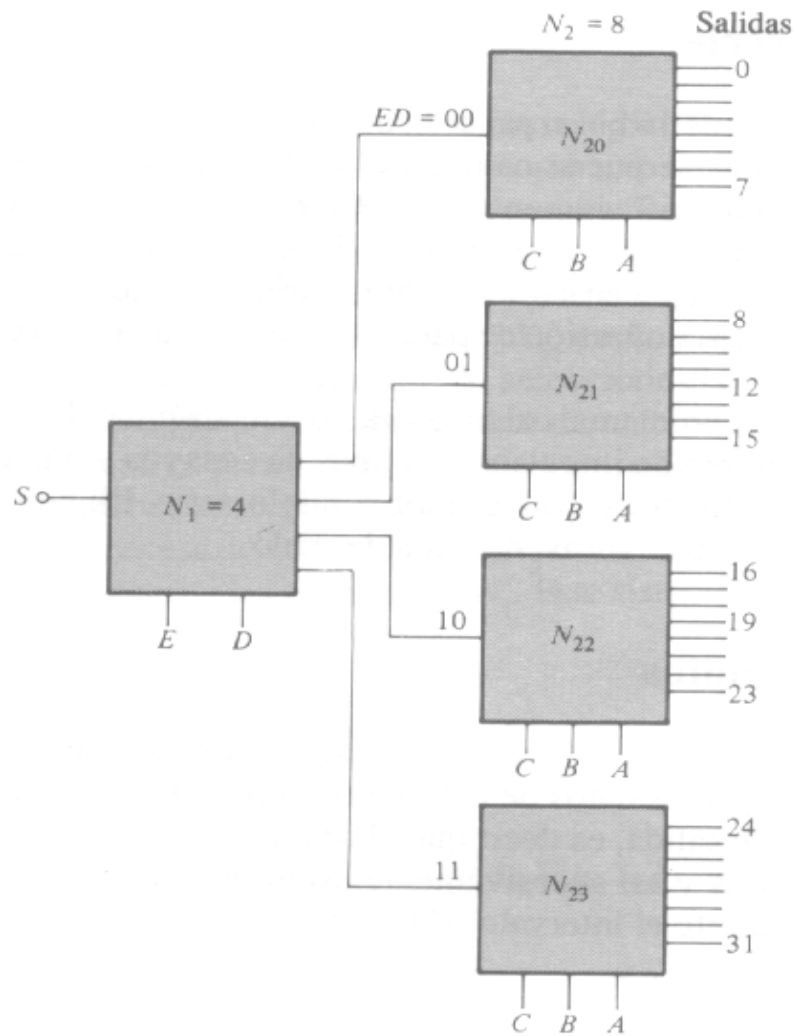
DEMULTIPLEXOR



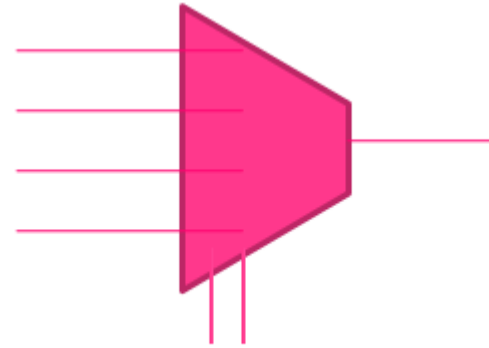
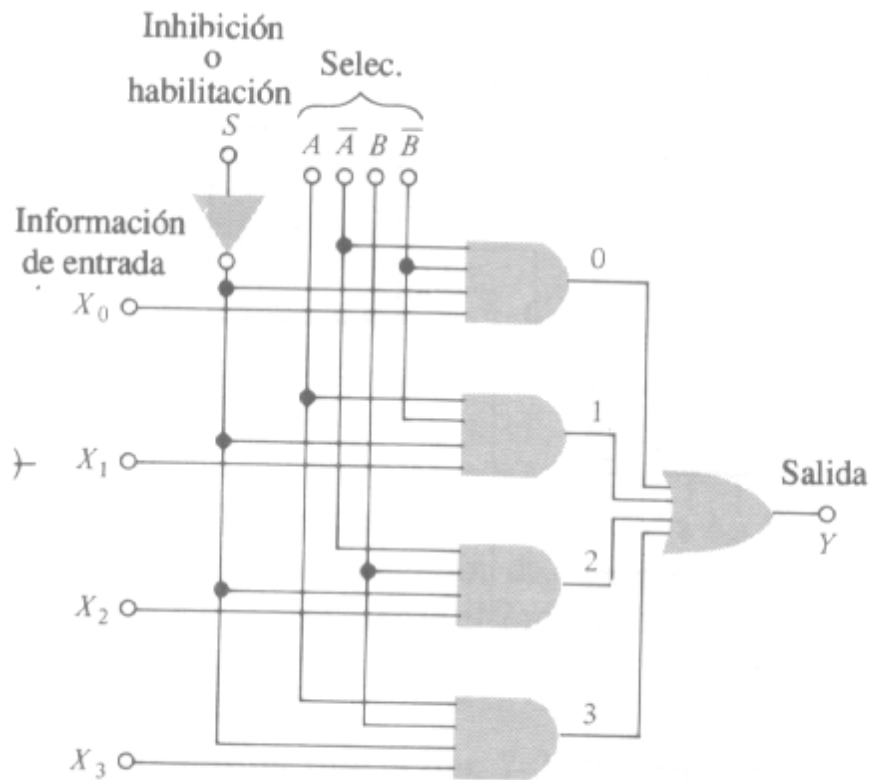
- Dispositivo y símbolo del demultiplexor de una entrada a diez salidas



DEMULTIPLEXORES ACOPLADOS



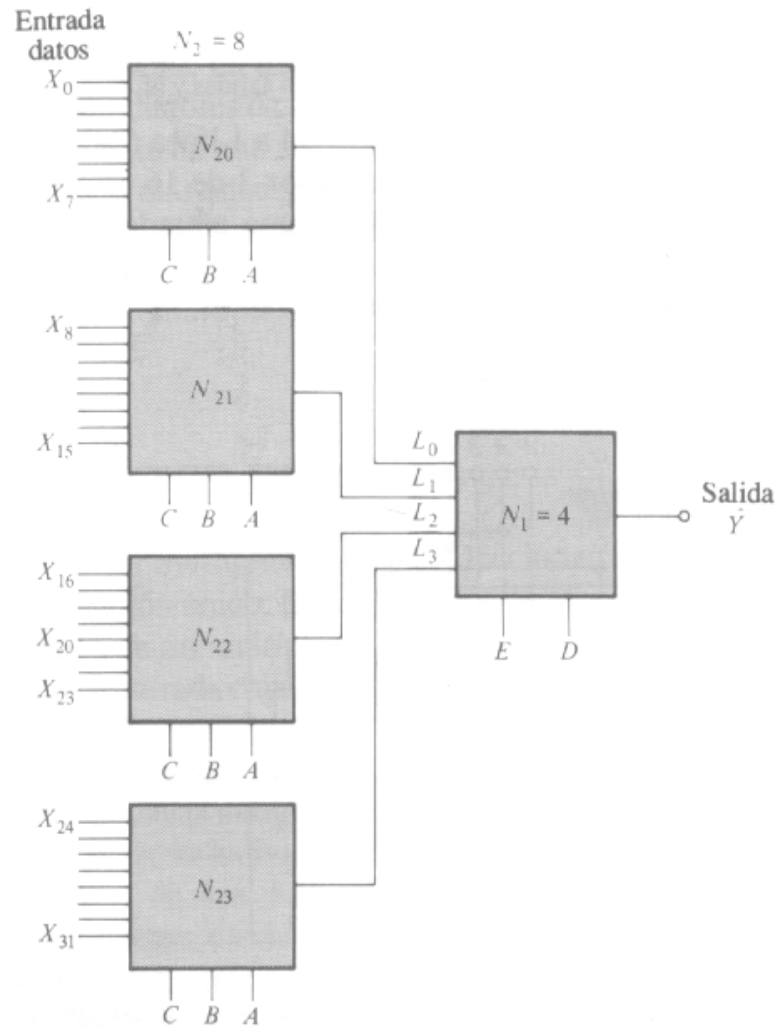
MULTIPLEXOR



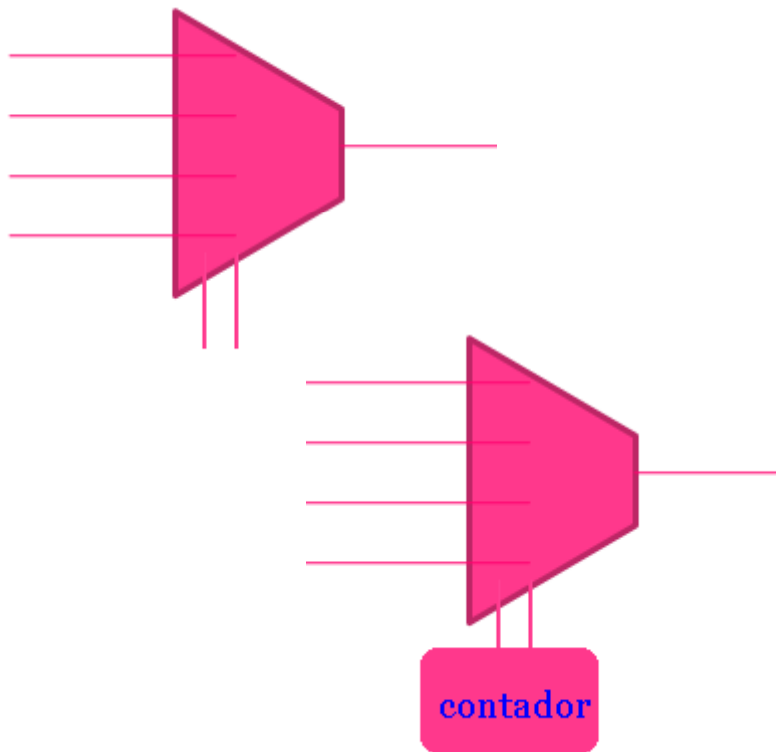
- El multiplexor tiene varias entradas y una sola salida



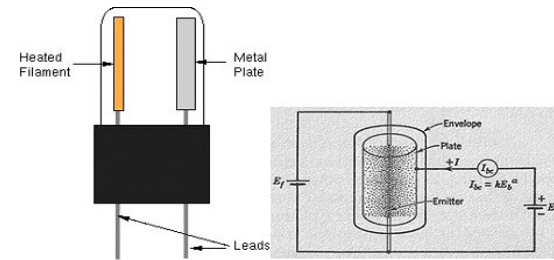
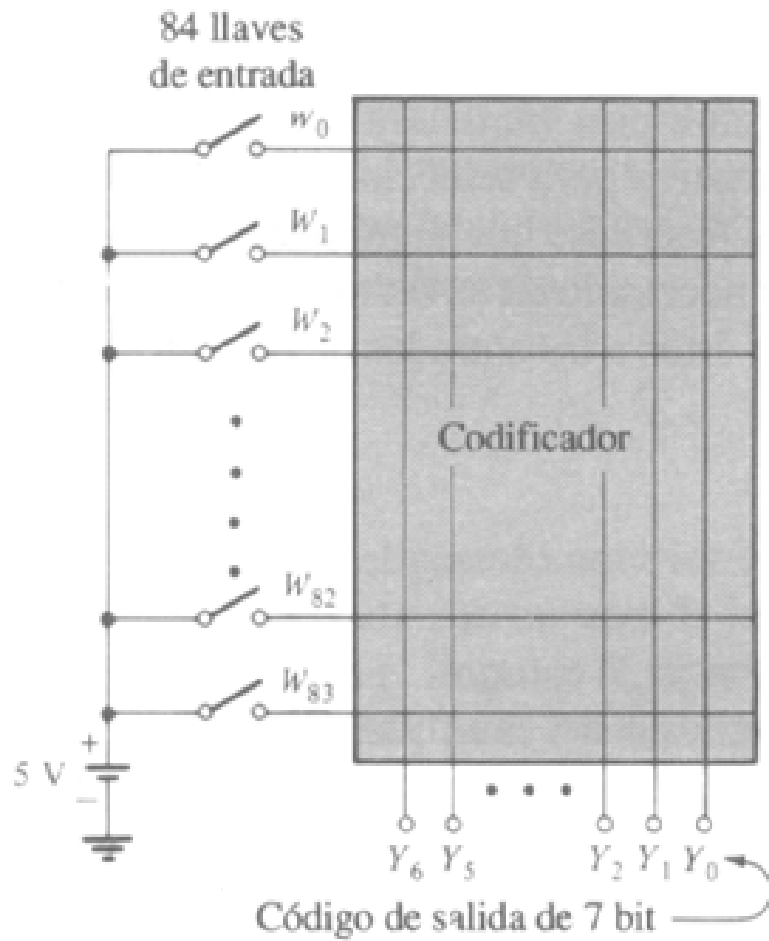
MULTIPLEXOR DE ORDEN SUPERIOR



CONVERSIÓN DE LA TRANSMISIÓN DE LA INFORMACIÓN DE PARALELO A SERIE

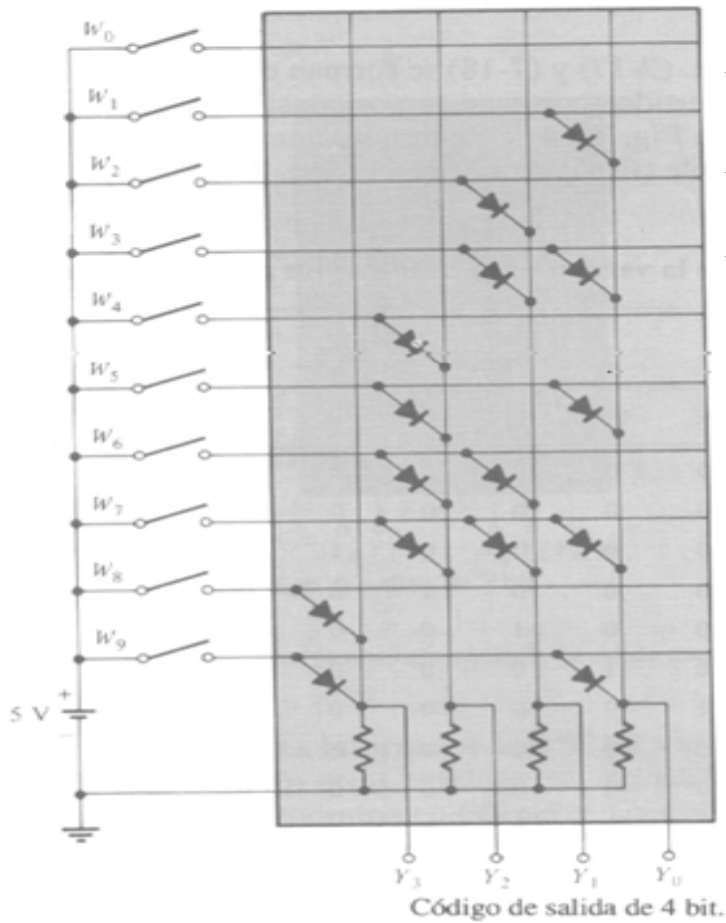


CODIFICADOR PARA UN TECLADO



CODIFICADOR DECIMAL A BINARIO

10 líneas de entrada

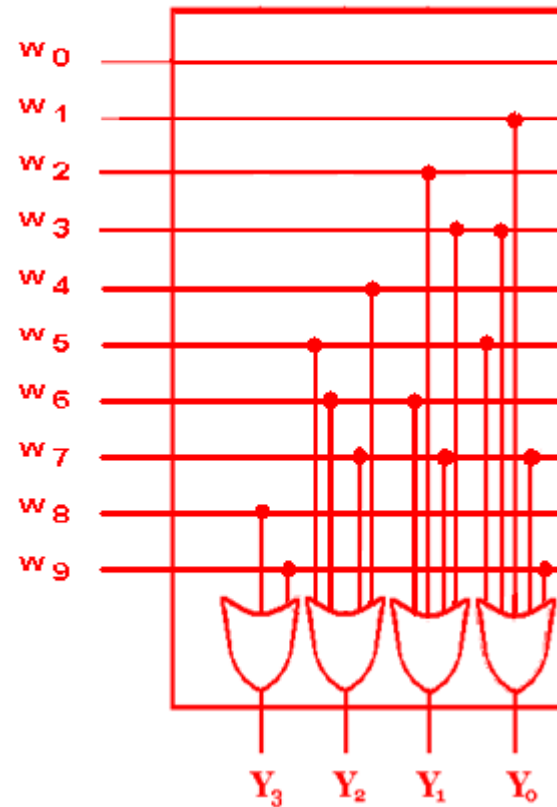


$$Y_0 = W_1 + W_3 + W_5 + W_7 + W_9$$

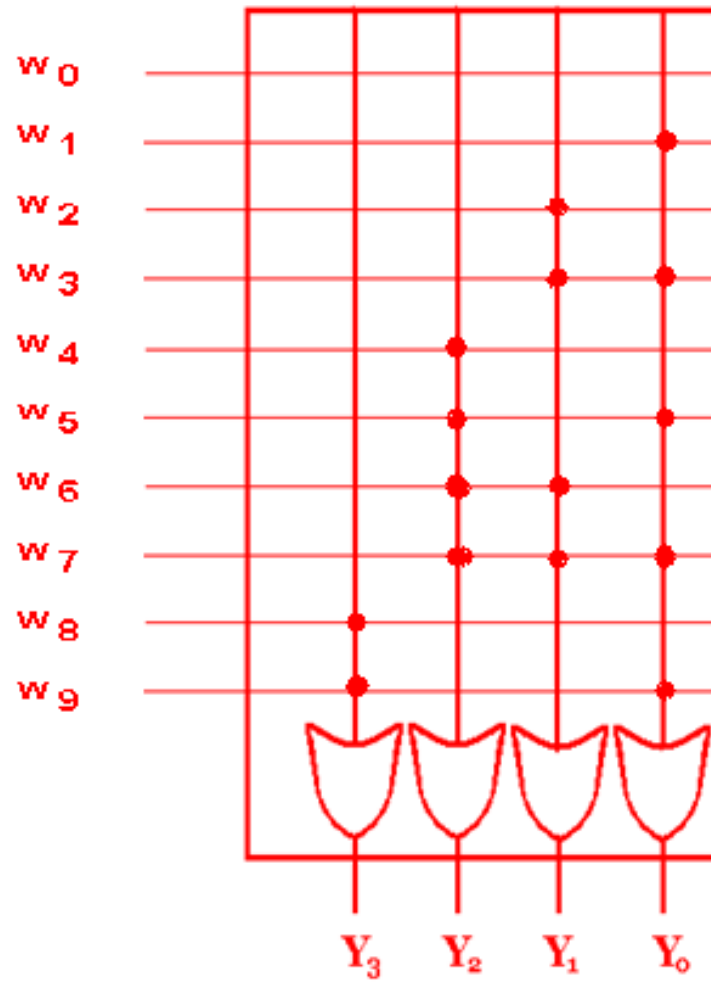
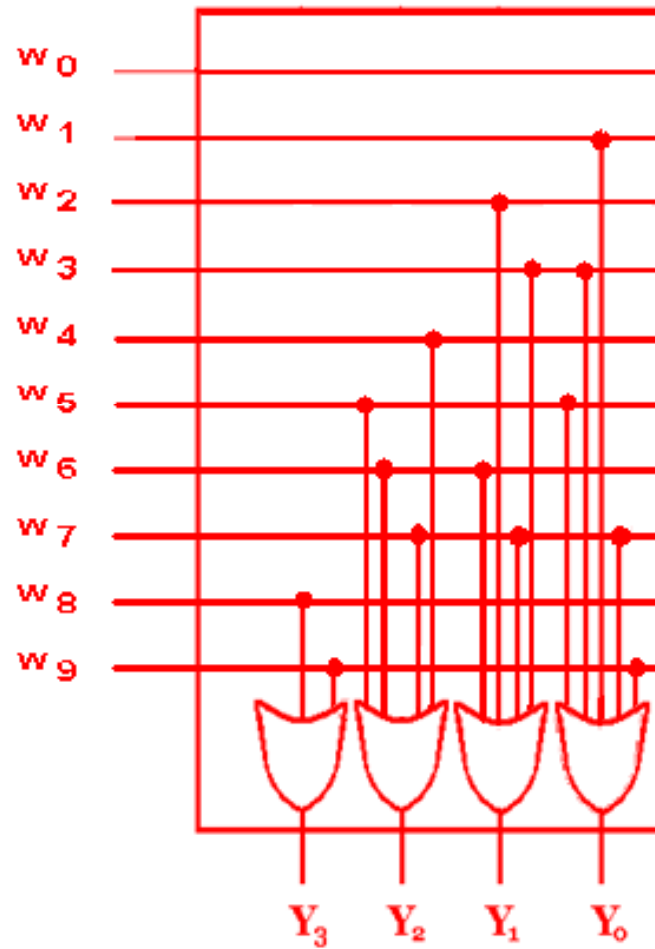
$$Y_1 = W_2 + W_3 + W_6 + W_7$$

$$Y_2 = W_4 + W_5 + W_6 + W_7$$

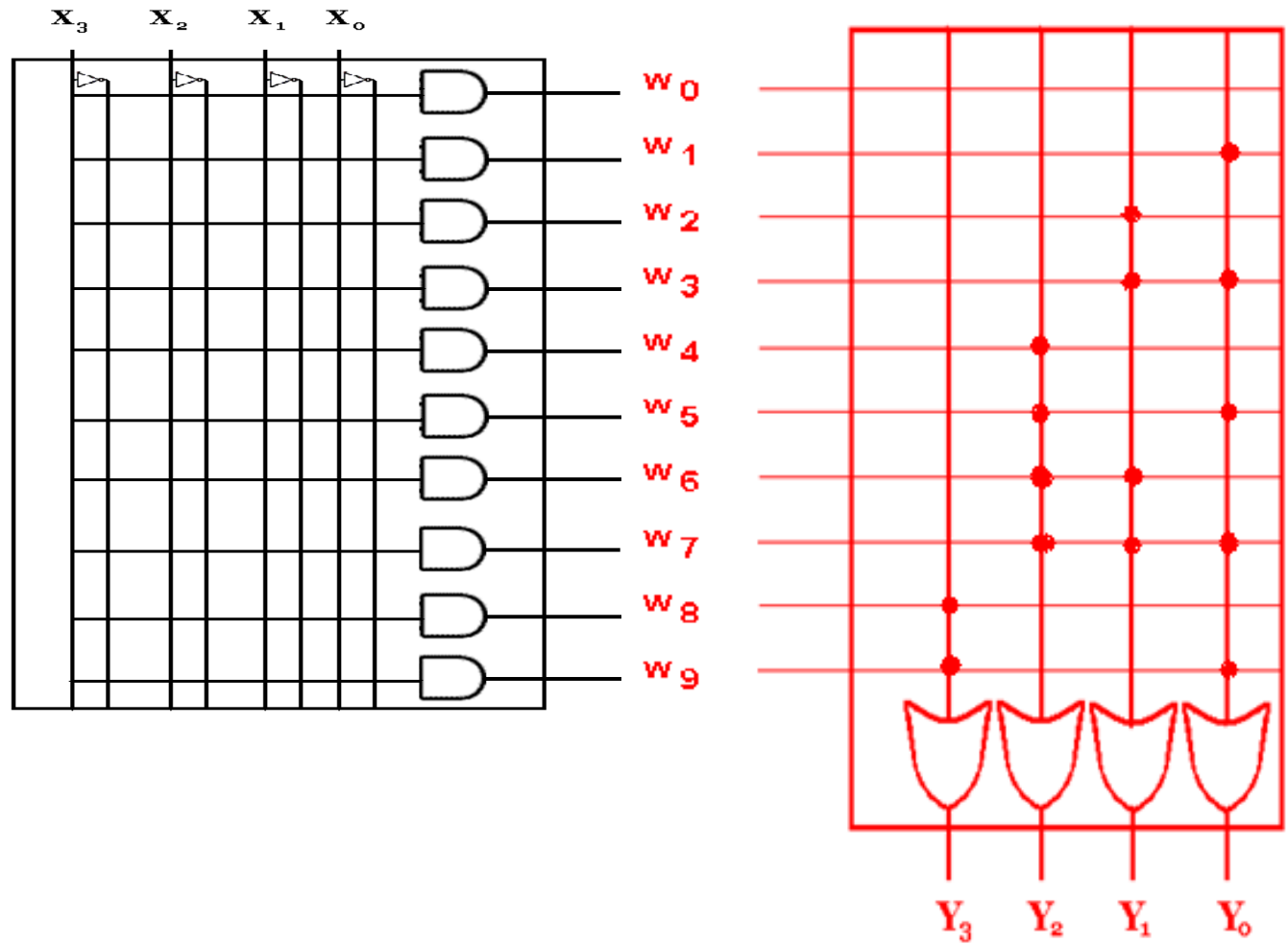
$$Y_3 = W_8 + W_9$$



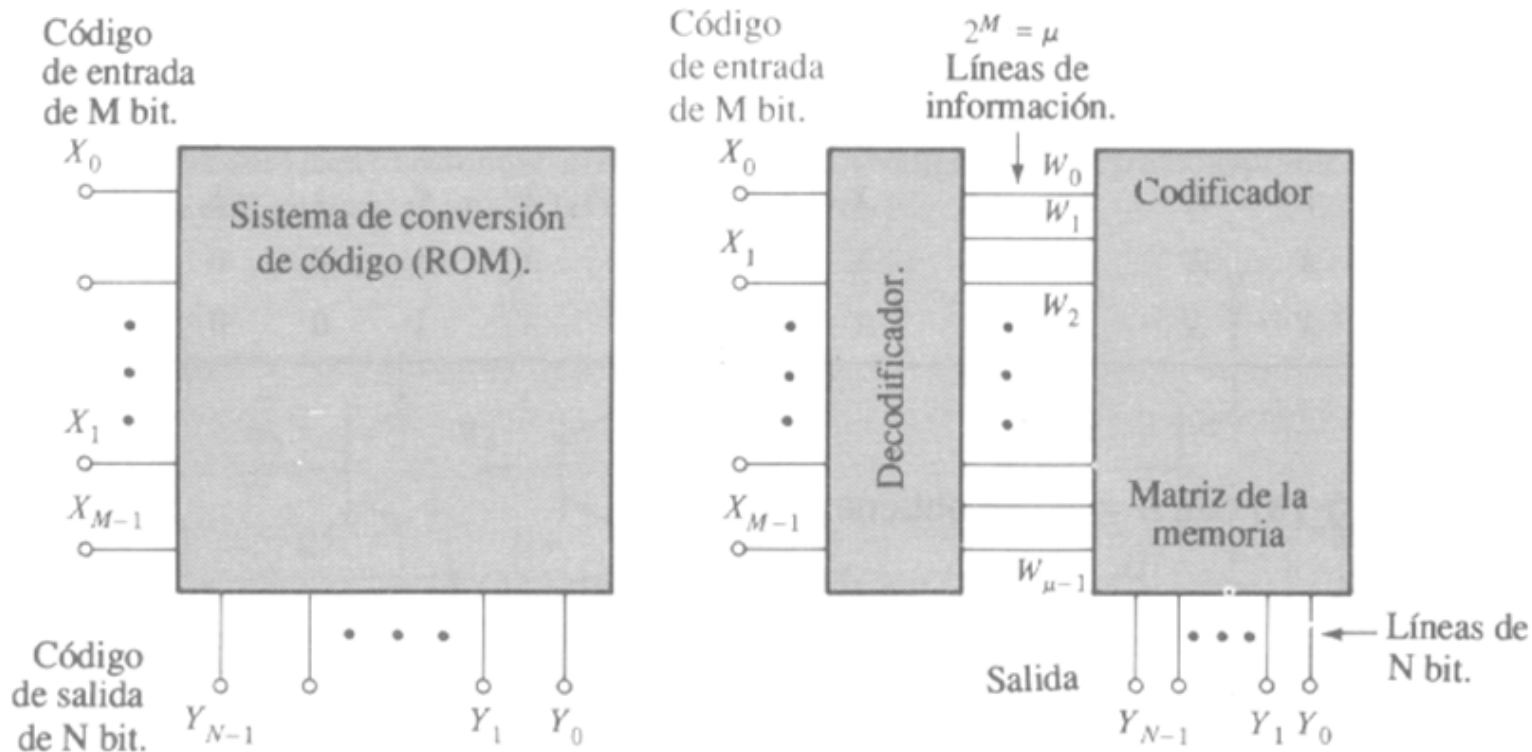
Cambio de nomenclatura



SI ACOPLAMOS UN CODIFICADOR A UN DECODIFICADOR: TENEMOS UN CONVERTOR DE CÓDIGOS



ROM O CONVERTOR DE CÓDIGO

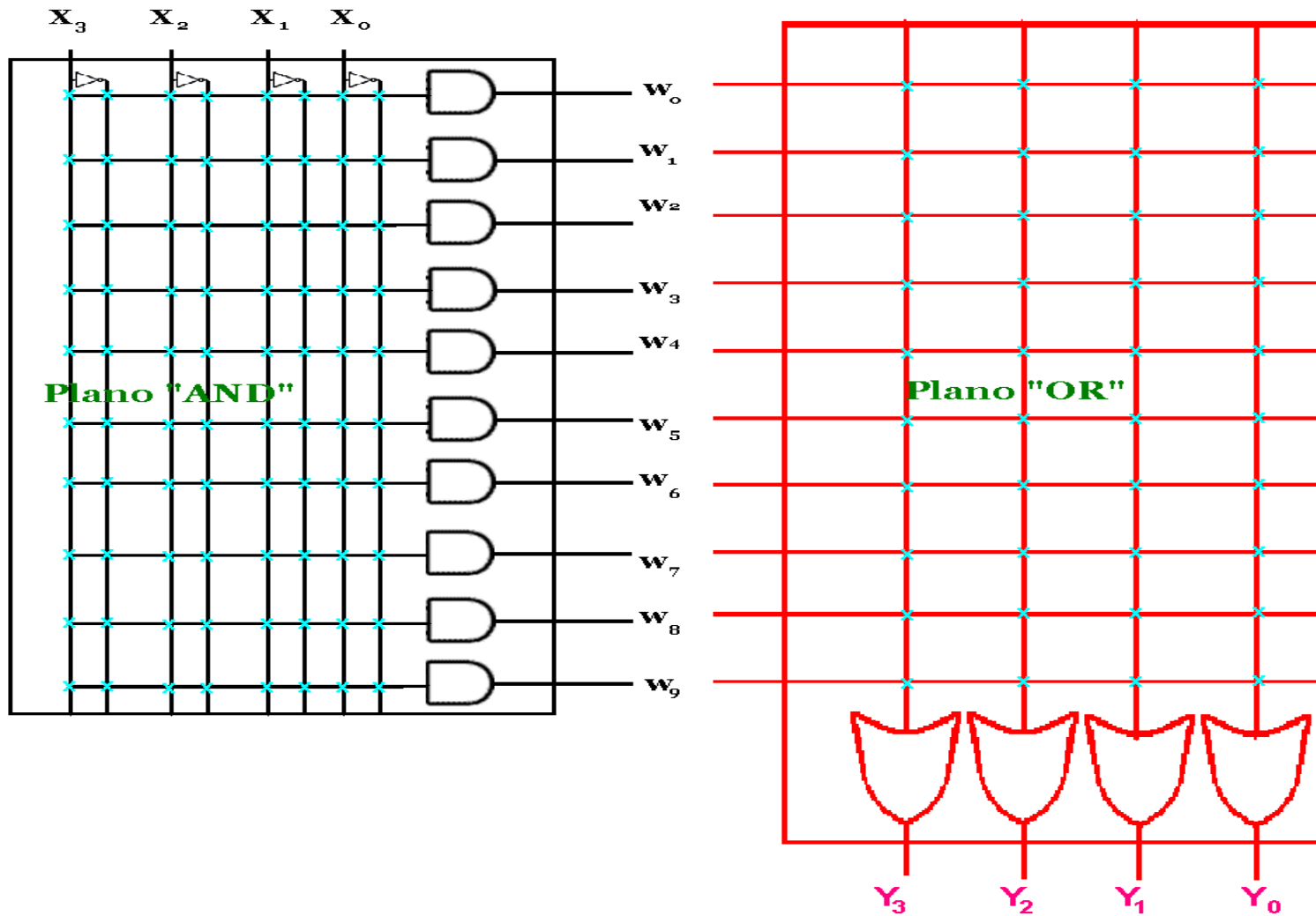


Hay que decirle al fabricante que realice los contactos asociados a las ecuaciones .

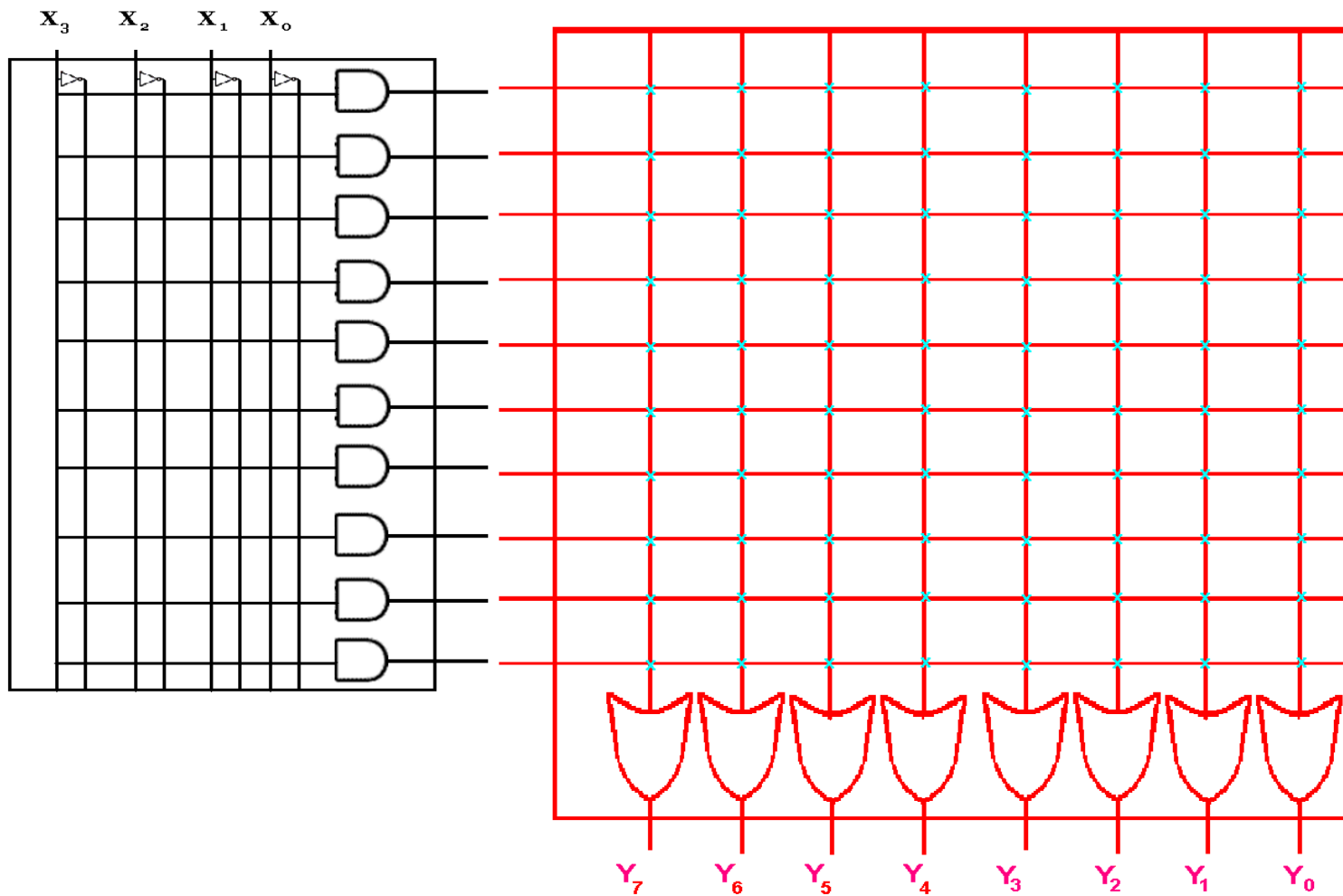
Los productos para en el decodificador y las sumas en el codificador.



EL DECODIFICADOR SERÁ EL PLANO AND Y EL CODIFICADOR SERÁ EL PLANO OR



DISPOSITIVOS DE LÓGICA PROGRAMABLE POR SECTORES. FIELD PROGRAMABLE LOGIC. EN LAS PROM SE PUEDE CORTAR CUALQUIER UNIÓN ENTRE CABLES EN EL PLANO OR



SUPONGAMOS QUE QUEREMOS HACER LAS
TRES FUNCIONES BOOLEANAS Y_0 Y_1 E Y_2

$$Y_0 = b * \bar{c} + \bar{a} * \bar{b} * \bar{c} + a * b * c$$

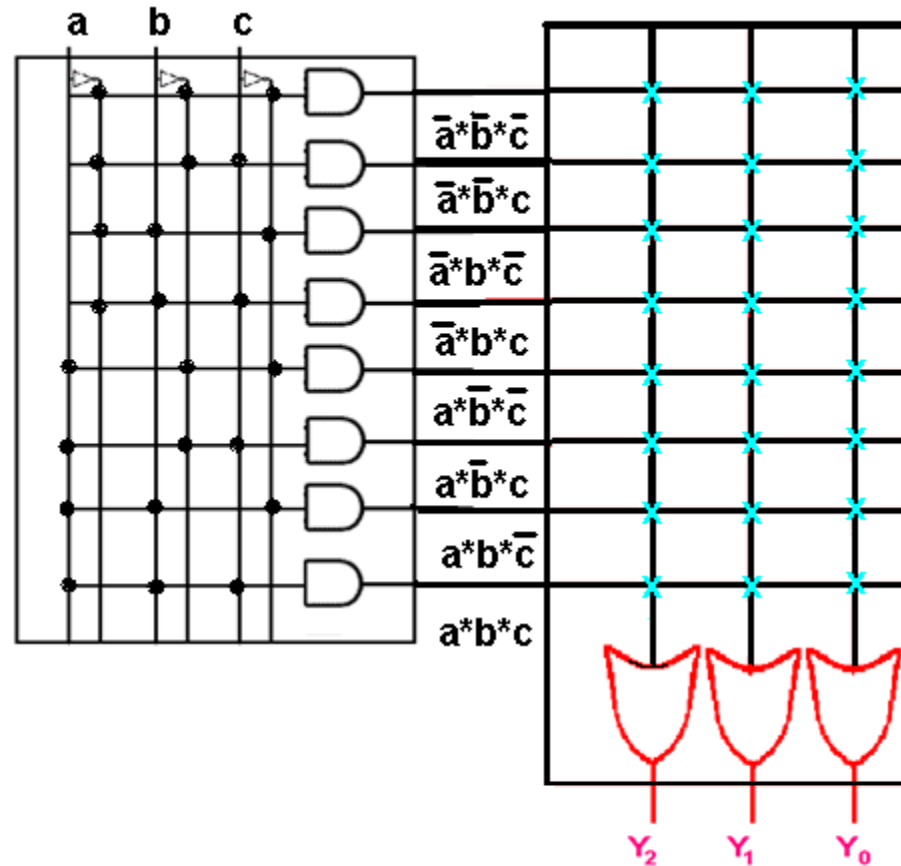
$$Y_1 = \bar{b} * \bar{c} + \bar{a} * b * \bar{c} + a * \bar{b} * c$$

$$Y_2 = \bar{a} * \bar{c} + a * \bar{b} * \bar{c}$$

- Habrá que agregar algunos valores para poder usar la PROM, por ejemplo en el primer término de Y_0 para tenerlo habrá que multiplicarlo por $(a+\hat{a})=1$



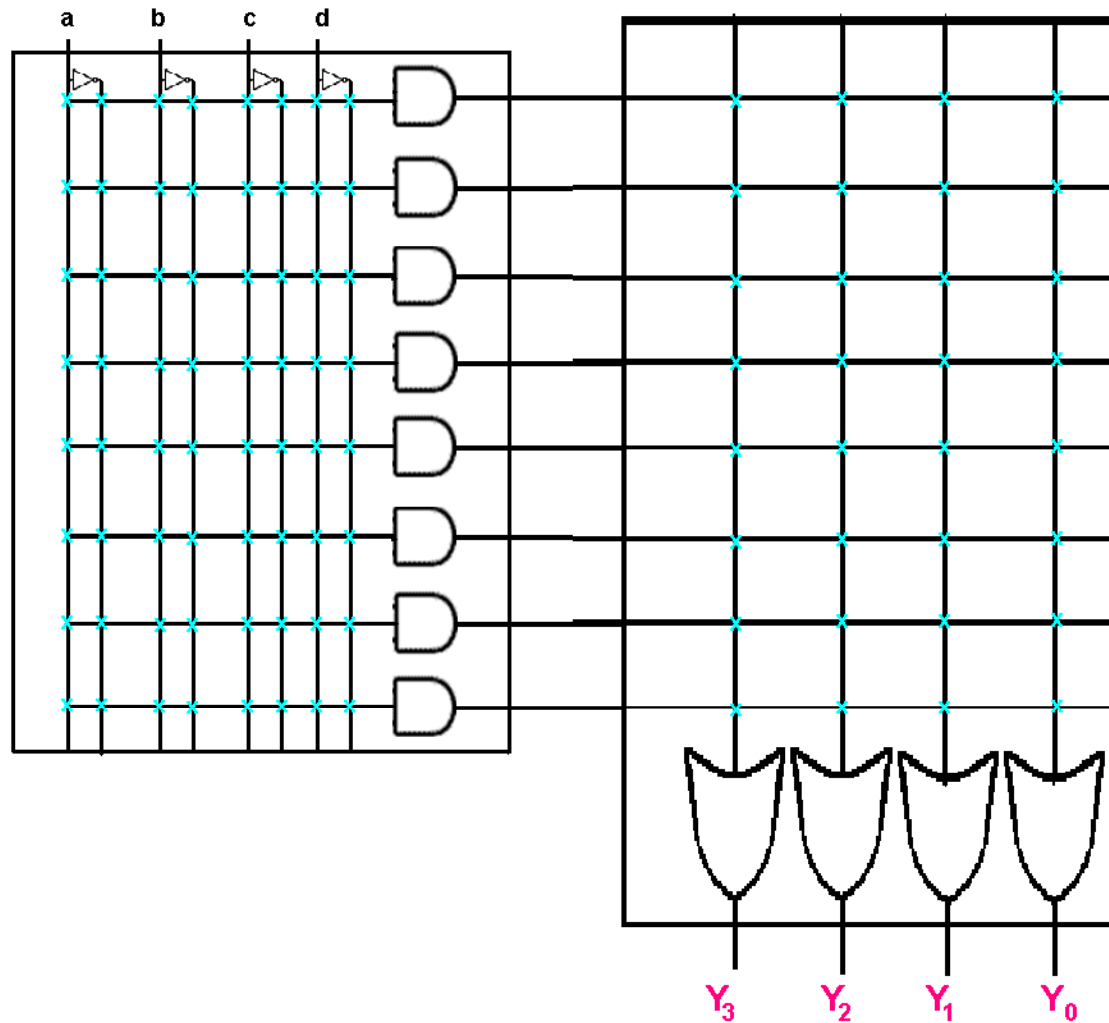
CON UNA PROM



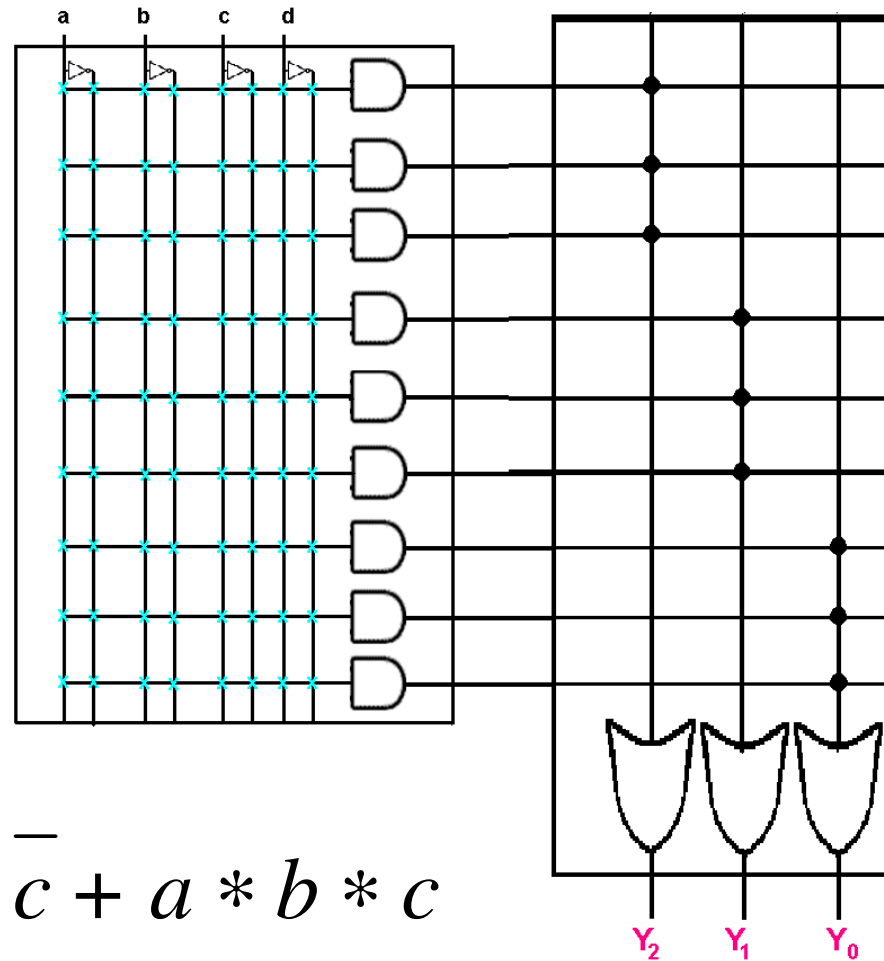
Y en el plano "OR" habrá que dejar conectados las líneas 0 y 7, además de las 2 y 6 sólo para tener la ecuación Y_0 . Complete usted las otras.



CON LA PLA
SE PUEDE
PROGRAMA
R AMBOS
PLANOS
“AND Y “OR”



CON UNA PAL



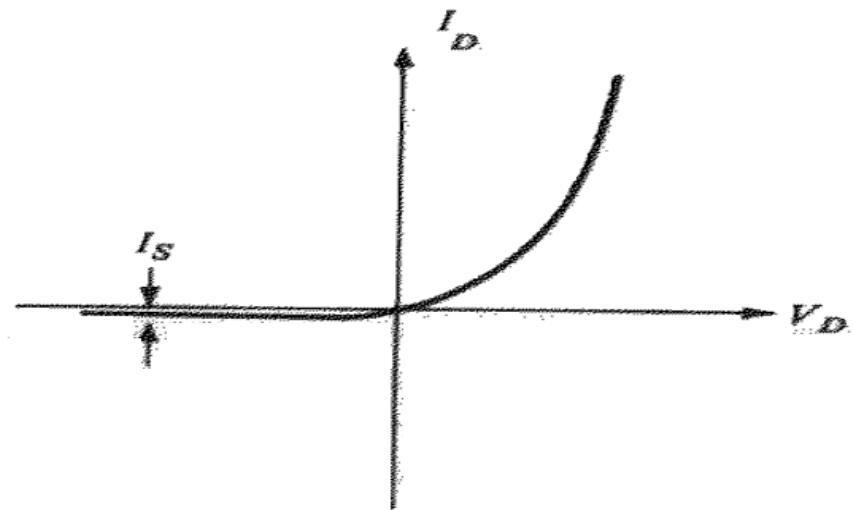
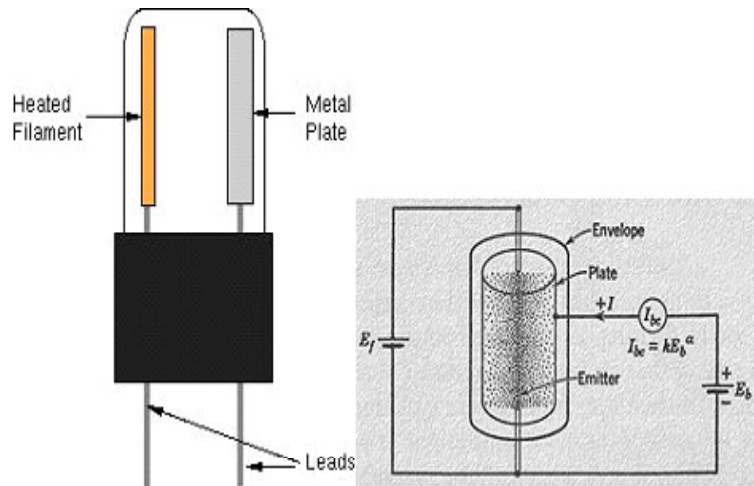
$$Y_0 = b * \bar{c} + \bar{a} * \bar{b} * \bar{c} + a * b * c$$

$$Y_1 = \bar{b} * \bar{c} + \bar{a} * b * \bar{c} + a * \bar{b} * c$$

$$Y_2 = \bar{a} * \bar{c} + a * \bar{b} * \bar{c}$$



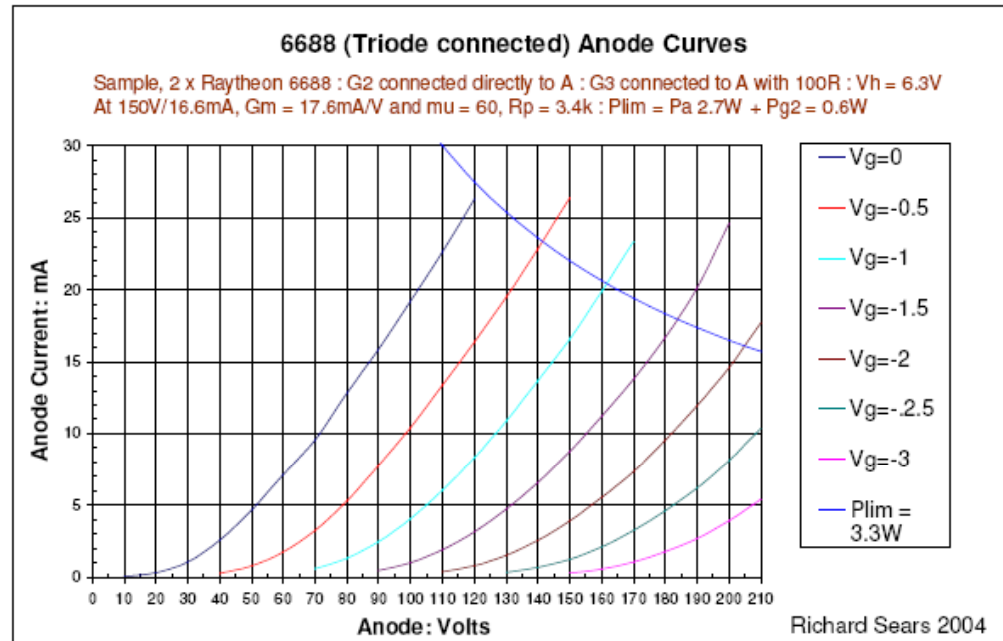
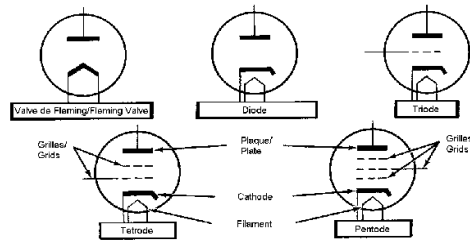
Válvula diodo.



Curva característica de una válvula diodo.
Cualquier otro dispositivo que tenga un comportamiento semejante lo consideraremos un diodo.

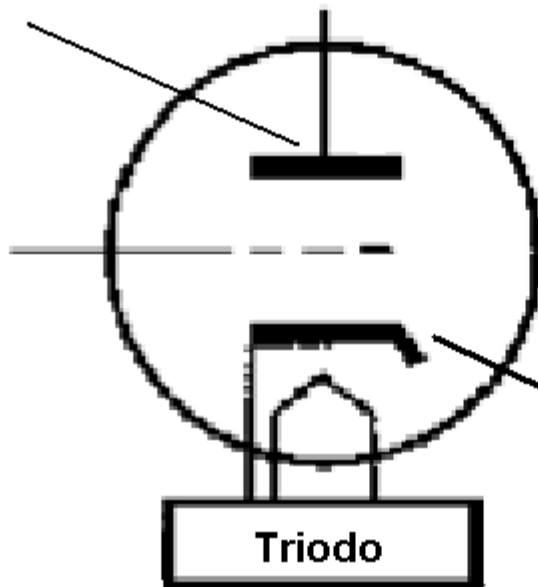


Distintas válvulas



Placa Colectora de electrones

Grilla o rejilla

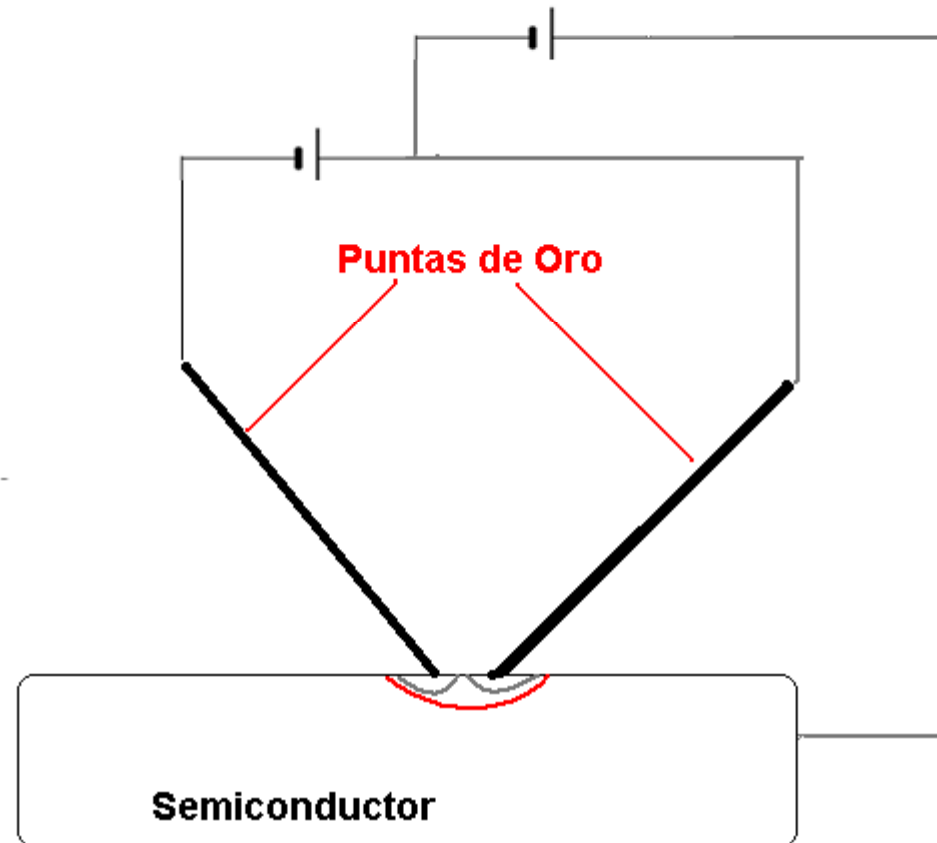


Cátodo emisor de electrones

Triodo



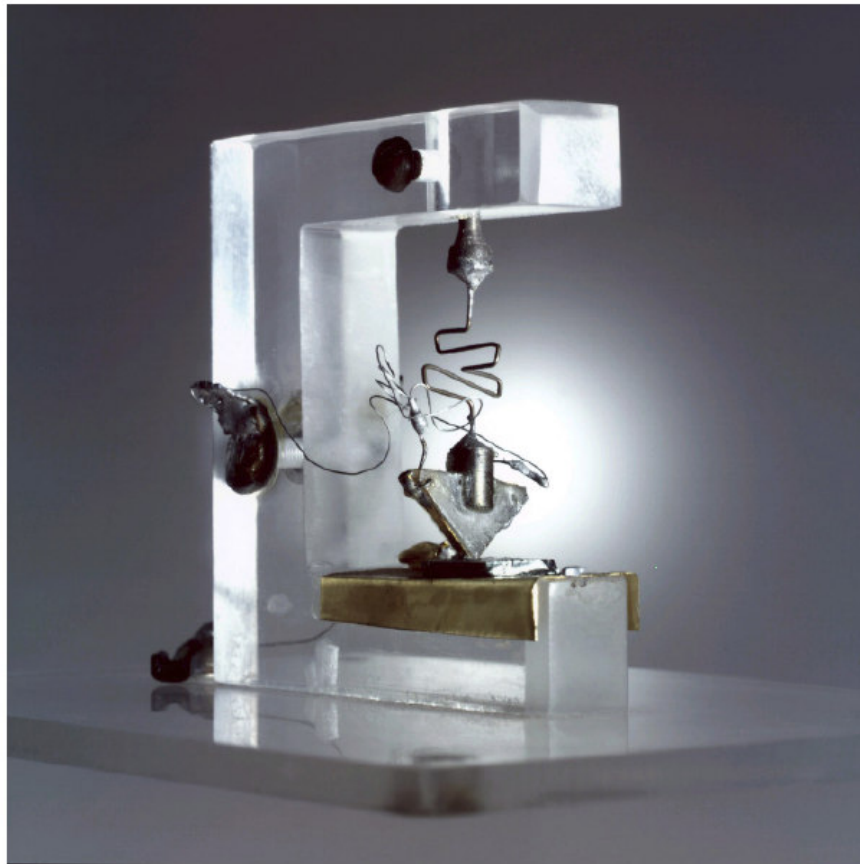
Idea para el funcionamiento de un transistor



Primer Transistor

Museum is located at 600 Mountain Ave., Murray Hill, New Jersey

Se ven las puntas de oro a los costados del triángulo de acrílico. Y esta punta se apoya sobre el germanio.



Armado del primer Transistor Germanio y un conductor de Oro

The first transistor was a point-contact transistor

The first point-contact transistor

*John Bardeen, Walter Brattain, and William Shockley
Bell Laboratories, Murray Hill, New Jersey (1947)*



Bardeen

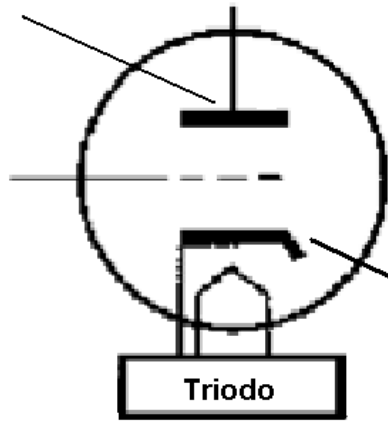
Brattain

Shockley



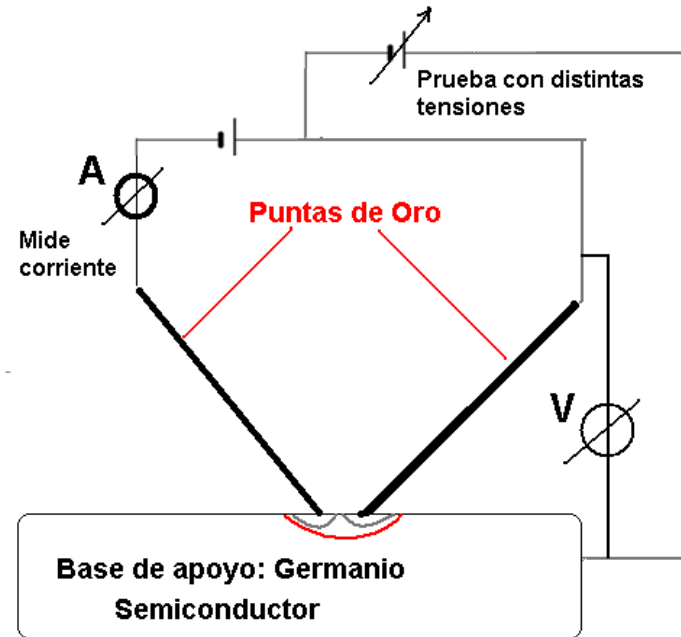
Placa Colectora de electrones

Grilla
o
rejilla

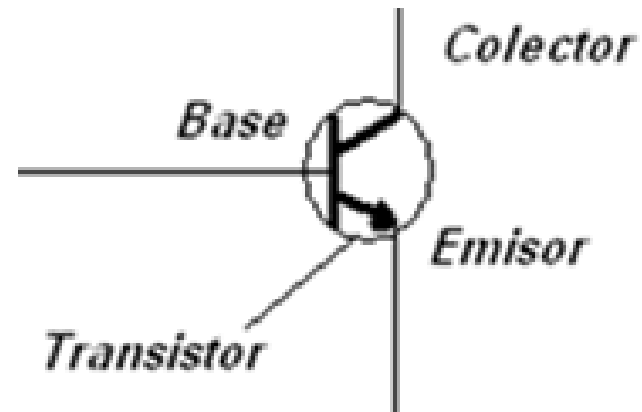


Cátodo emisor de electrones

Triodo

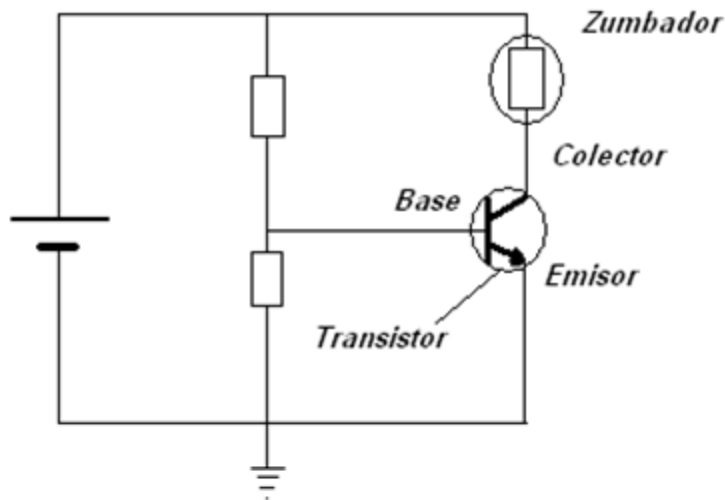


Base de apoyo: Germanio
Semiconductor

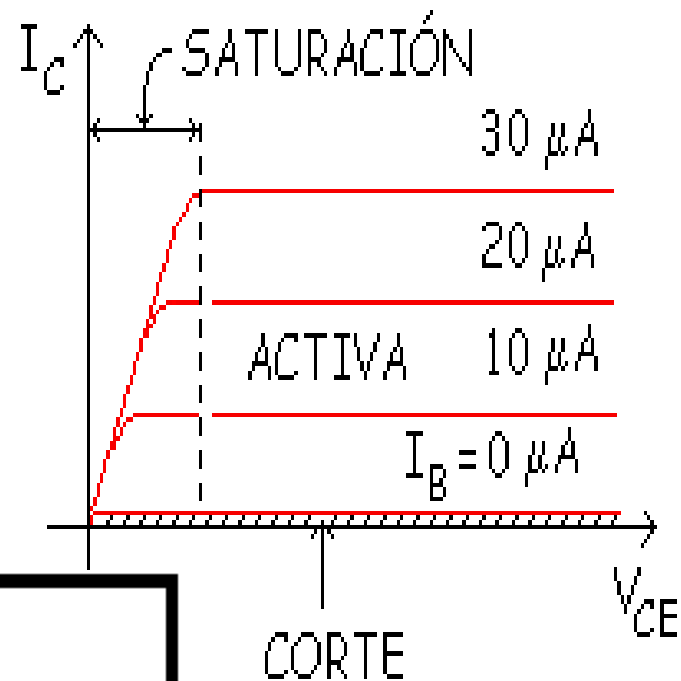


Transistor usado como llave de corte con un zumbador.

Símbolo en un circuito.



Circuito en el que se presenta el transistor como llave.



V_{BE} : Tensión entre base y emisor	Estado
Menor que 0,2 volts	Corte
Mayor que 0,7 volts	Saturación



Curvas características de distintos dispositivos

